



Laboratorium układów elektronicznych

Ćwiczenie numer 8

Przetworniki analogowo/cyfrowe i cyfrowo/analogowe

Zagadnienia do przygotowania

- Definicja kwantowania i próbkowania
- Twierdzenie Shannona (twierdzenie o próbkowaniu)
- Sieci rezystorowe R-2R w przetwornikach C/A
- Klasyfikacja metody przetwarzania A/C
- Przetwarzanie A/C typu sigma delta
- Przetwarzanie A/C z kompensacją wagową
- Przetwarzanie A/C porównania bezpośredniego

Literatura

- [1] Przetworniki analogowo-cyfrowe i cyfrowo-analogowe, Z. Kulka, A. Libura, M. Nadachowski, WNT, Warszawa 1987
- [2] Sztuka elektroniki, P. Horowitz, W. Hill
- [3] Laboratorium układów elektronicznych, A. Prałat, Oficyna Wydawnicza Politechniki Wrocławskiej, Wrocław 2001

Przedmiotem ćwiczenia jest badanie przetworników analogowo/cyfrowych. Wykonane zostaną pomiary charakterystyk statycznych i dynamicznych przetwornika C/A typu DAC 8000 oraz właściwości statycznych modelu przetwornika A/C przetwarzania równoległego (typu flash).

1. Przetworniki C/A

1.1 Uwagi wstępne

Uproszczony schemat blokowy przetwornika C/A z rezystancyjnym dzielnikiem napięcia odniesienia jest przedstawiony na rys. 8.1. W tym przypadku przetwornik C/A składa się z: n-bitowego układu (bufora) wejściowego, zespołu przetłączników analogowych, źródła napięcia odniesienia i sieci rezystorów spełniających funkcję dzielnika napięcia. Do wejścia przetwornika doprowadzony jest sygnał cyfrowy w postaci n-bitowego słowa cyfrowego. Na wyjściu przetwornika generowany jest natomiast proporcjonalny do cyfrowego sygnału wejściowego sygnał analogowy (prądowy lub napięciowy) o określonej wartości i znaku. Istnieje kilka możliwości klasyfikacji przetworników C/A, które wynikają:

- i) z rodzaju zastosowanego dzielnika napięciowego, który może być układem dzielnika pojemnościowego lub rezystancyjnego,
- ii) z rodzaju zastosowanej sieci rezystorów lub kondensatorów precyzyjnych; w tym przypadku wyróżnia się przetworniki z rezystorami lub kondensatorami wagowymi oraz sieciami rezystorów R-2R lub kondensatorów C-2C,
- iii) z rodzaju źródła sygnału odniesienia; w ten sposób można wskazać przetworniki z wewnętrznym i zewnętrznym źródłem sygnału odniesienia;
- iv) ze znaku wielkości wyjściowej; wyróżnić można w tym przypadku przetworniki unipolarne i bipolarne,
- v) z rodzaju wielkości wyjściowej, którą może być napięcie lub prąd.

Uwzględniając charakterystykę użytkową przetworników oraz ich charakterystyki konstrukcyjne wyróżnić można:

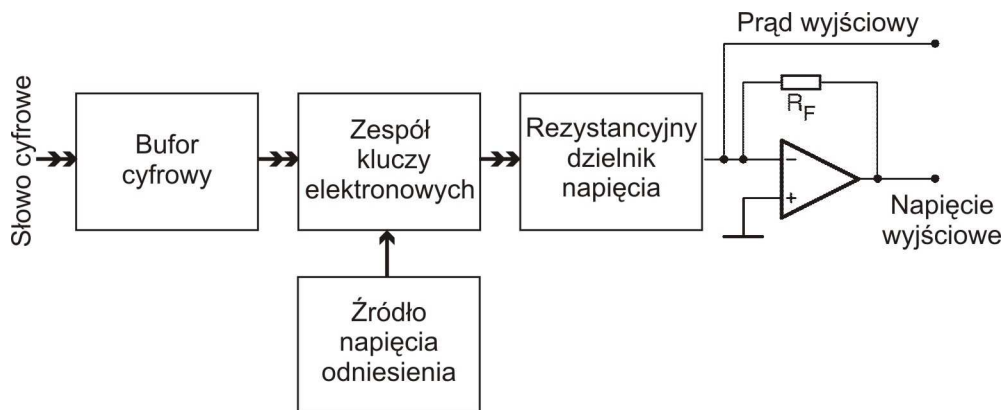
- i) przetworniki C/A z napięciowymi źródłami sygnału odniesienia,
- ii) przetworniki C/A z przetłączaniem prądów,

iii) mnożące przetworniki C/A.

Ogólne równanie napięciowego przetwornika C/A przedstawia się następująco:

$$U_o = U_R N, \quad (1)$$

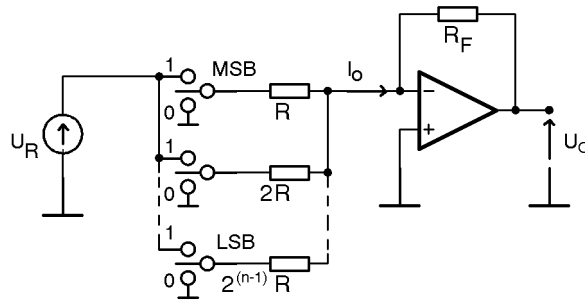
Gdzie U_R jest napięciem odniesienia, N jest ułamkową liczbą dziesiętną zapisaną w kodzie dwójkowym. Należy zwrócić uwagę, że zgodnie z równaniem [1] sygnał wyjściowy przetwornika C/A jest równy iloczynowi sygnału odniesienia i ułamkowej liczby dziesiętnej co pozwala traktować przetworniki C/A jako układy mnożące.



Rys. 8.1. Architektura przetwornika C/A z rezystancyjnym dzielnikiem napięcia odniesienia

1.2 Przetworniki C/A z napięciowymi źródłami napięcia odniesienia

Na rys. 8.2 przedstawiony jest schemat n-bitowego przetwornika C/A z siecią rezystorów o wartościach wagowych. Do wejścia odwracającego wzmacniacza operacyjnego są dołączone wszystkie rezystory sieci, tworząc wspólną szynę sieci. Ponieważ wzmocnienie napięciowe wzmacniacza operacyjnego z otwartą pętlą sprzężenia zwrotnego jest nieskończenie duże, potencjał wejścia odwracającego wzmacniacza operacyjnego jest równy zero, dzięki czemu prądy przepływające przez poszczególne rezystory nie oddziałują na siebie.



Rys. 8. 2. Przetwornik C/A z napięciowymi źródłami napięcia odniesienia i wagowymi rezystorami [1]

Jeśli wartość sygnału sterującego k-tym kluczem przetwornika jest równa 1, to klucz ten zostaje zamknięty i prąd przepływający przez odpowiedni rezystor do wspólnej

końcówki sieci jest równy: $\frac{U_R}{2^{k-1}R}$. Przy założeniu, że rezystancja wyjściowa źródła napięcia odniesienia jest równa zero wartość prądu I_o opisać można równaniem:

$$I_o = \frac{U_R}{R} a_1 + \frac{U_R}{2R} a_2 + \dots + \frac{U_R}{2^{n-1}R} a_n = \frac{U_R}{R/2} (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}). \quad (2)$$

Uwzględniając nieskończenie dużą impedancję wejściową wzmacniacza operacyjnego

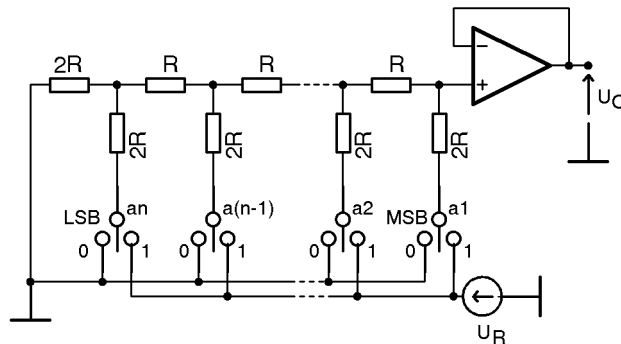
prąd przepływający przez rezystor sprzężenia zwrotnego wynosi: $\frac{U_o}{R/2}$. Przy założeniu, że suma prądów, które spływają do wejścia wzmacniacza jest równa zero

tzn. $I_o + \frac{U_o}{R/2} = 0$ obliczyć można napięcie wyjściowe przetwornika z siecią rezystorów o rezystancja wagowych jako:

$$U_o = -U_R (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) = -U_R N. \quad (3)$$

O dokładności i stabilności (innymi słowy jakości) przetworników C/A z siecią rezystorów o wartościach wagowych decyduje dokładność wykonania i stabilność termiczna poszczególnych rezystorów sieci. Istotnym jest również aby rezystancja kolejnego rezystora była dwukrotnie mniejsza od rezystora go poprzedzającego. W przypadku 10-bitowego przetwornika C/A, przy założeniu, że rezystancja rezystora R wynosi 20 kΩ rezystancja odpowiadająca najmniej znaczącemu bitowi (ang. LSB) powinna być równa $\frac{20k\Omega}{2^{10}} = \frac{20k\Omega}{1024} = 19,531\Omega$. Wykonanie we współczesnej technologii monolitycznych układów scalonych rezystorów z taką dokładnością w opisanym zakresie oraz dodatkowe zapewnienie takiej sieci wymaganej stabilności termicznej jest w praktyce niemożliwe, co powoduje, że rozdzielczość przetworników C/A z wagowymi rezystorami nie

przekracza 8 bitów. Jednym ze sposobów ograniczenia wytwarzania rezystorów w tak szerokim zakresie wartości jest budowa sieci oporników z zespołów integrujących kilka rezystorów o powtarzających się wartościach znamionowych R i $2R$. Na rys. 8. 3 przedstawiono uproszczony schemat n -bitowego przetwornika C/A z siecią drabinkową R - $2R$ o wyjściu napięciowym. Sieć ta jest z jednej strony zamknięta rezystorem $2R$ podłączonym do masy, natomiast druga końcówka jest włączona do wejścia wtórника napięciowego zbudowanego na bazie wzmacniacza operacyjnego. Drabinka rezystorów R - $2R$ jest układem liniowym, którego działanie może być rozpatrywane na podstawie twierdzenie o superpozycji. W myśl tego twierdzenia udział każdego źródła sygnału w tworzeniu sygnału wyjściowego może być rozpatrywany niezależnie od pozostałych źródeł sygnału.



Rys. 8.3. Architektura przetwornika C/A z sieciami drabinkowymi rezystorów R - $2R$

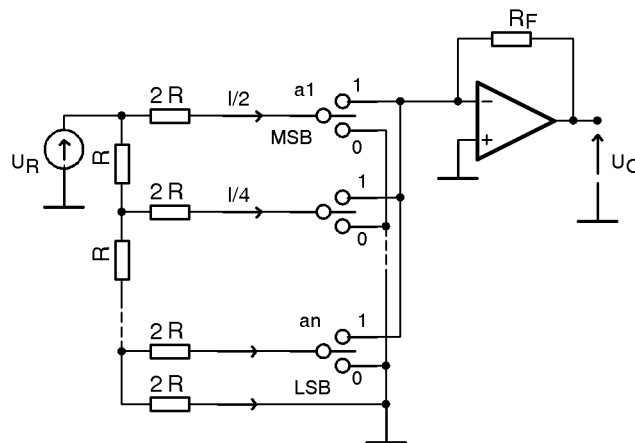
Jeśli klucz odpowiadający bitowi MSB (tzn. najbardziej znaczącego bitu) jest w pozycji „1” a pozostałe klucze są otwarte to na wyjściu układu pojawi się napięcie $U_o = U_R/2$. Jeśli klucz a_2 zostanie zamknięty to na wyjściu przetworniki ustawione będzie napięcie $U_o = U_R/4$. Analizując w ten sposób wpływ pozostałych kluczy przetwornika napisać można ostatecznie:

$$U_o = U_R (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}). \quad (4)$$

W niektórych wykonaniach układów scalonych sieć drabinkowa rezystorów R - $2R$ zawiera dodatkowy rezystor obciążający $2R$ umieszczony z jednej strony przełącznika najbardziej znaczącego bitu a_1 .

W konstrukcji takich układów należy jednak zadbać aby wszystkie rezystory wraz z przełącznikami miały takie same wartości i charakteryzowały się takim samym dryfem temperaturowym. Ważną zaletą układów przetworników C/A z drabinką R - $2R$ jest to,

że rezystancja wypadkowa widziana z wejścia układu jest stała i równa R . Pasma przenoszenia takiego zespołu (które jest funkcją rezystancji i wielu pojemności w układzie) jest zatem stałe. Obecność pojemności rozproszenia związanych z siecią rezystorów prowadzi często do spowolnienia pracy przetwornika oraz pojawiania się w sygnale wyjściowy stanów nieustalonych. Rozwiązaniem tego typu problemów jest zastosowanie w przetwornikach tzw. odwróconej sieci rezystorów R - $2R$ (rys.8.4).



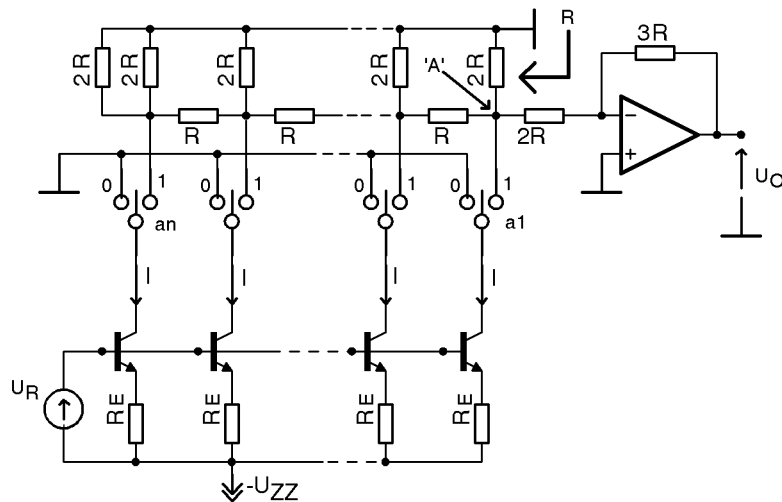
Rys.8.4. Przetwornik C/A z odwróconą siecią rezystorów R - $2R$

W omawianym rozwiązaniu przełączniki są przyłączone bezpośrednio do wejścia wzmacniacza operacyjnego. Źródło napięcia odniesienia jest w tym przypadku równomiernie obciążane, dzięki czemu zamknięcie lub otwarcie poszczególnych przełączników nie powoduje stanów nieustalonych przenoszonych następnie przez wzmacniacz operacyjny do wyjścia przetwornika C/A.

1.3 Przetworniki C/A z przełączaniem prądów

Przetworniki pracujące z przełączaniem prądów działają znacznie szybciej aniżeli przetworniki z przełączaniem napięciem. W układach takich prąd poszczególnych bitów jest przełączany za pomocą sprzężonych emiterowo par tranzystorowych. Na rys. 8.5 przedstawiono uproszczony schemat n -bitowego przetwornika C/A z drabinkową siecią rezystorów R - $2R$, w którym zastosowano źródła prądowe dostarczające prądów o identycznych wartościach i . Napięcie wyjściowe przetwornika wynosi w takim przypadku:

$$U_O = I_O R_F = 2iR_F (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) = 2iR_F N . \quad (8.5)$$



Rys. 8.5. Schemat n -bitowego przetwornika C/A z przełączaniem prądów I i z siecią rezystorów R - $2R$

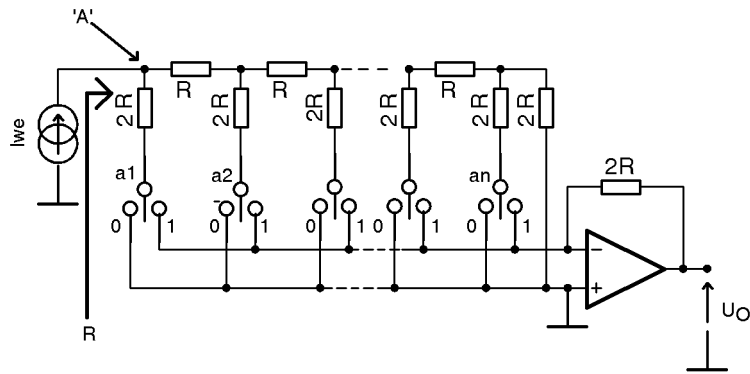
Uzyskania bipolarnych zmian napięcia wyjściowego w przetwornikach C/A wymaga przesuwania poziomu zera. W celu uzyskania bipolarnej zmiany wielkości wyjściowej w przetwornikach z przełączanymi źródłami odniesienia należy zsumować z prądem wyjściowym przetwornika prąd płynący w kierunku przeciwnym o wartości równej prądowi bitu najbardziej znaczącemu (MSB).

1.4 Mnożące przetworniki C/A

Przetworniki, w których sygnał wyjściowy jest iloczynem dwóch sygnałów zmiennych, tzn.: sygnału analogowego U_R oraz słowa cyfrowego N nazywa się mnożącymi przetwornikami C/A. W zależności od wzajemnej polaryzacji sygnałów analogowych i słowa cyfrowego można wyróżnić: jednoćwiartkowe, dwućwiartkowe i czteroćwiartkowe przetworniki C/A.

W układach tych stosuje się powszechnie odwróconą sieć rezystorów R - $2R$ (rys.8.6). Rezystancja widziana z punktu A jest równa $2R$. W tym przypadku prąd I wpływający do sieci ulega rozptywowi na dwie równe części. Jeden z tych prądów płynie przez rezystor $2R$ i może być skierowany przez przełącznik analogowy związany z bitem MSB bądź do wejścia odwracającego wzmacniacza operacyjnego bądź do masy. Drugi z prądów $I/2$ płynie przez rezystor R i następnie rozdziela się na dwie części $I/4$ itd. Ostatecznie prąd wyjściowy I_o jest równy:

$$I_o = \frac{U_R}{R} (a_1 \frac{1}{2} + a_2 \frac{1}{4} + a_3 \frac{1}{8} + \dots + a_n \frac{1}{2^n}) = -U_R \frac{R_F}{R} N. \quad (6)$$



Rys.8.6. Mnożący przetwornik C/A z siecią rezystorów $R-2R$ [1]

2. Przetworniki A/C

Szerokie zastosowanie przetworników A/C w różnych dziedzinach powoduje, że ich charakterystyka musi spełniać wiele wymagań. Z punktu widzenia zastosowań praktycznych nadzwyczaj użytecznym podziałem przetworników A/C jest podział według zasady przetwarzania analogowo-cyfrowego. W tym przypadku można wyróżnić dwie podstawowe grupy: metody pośrednie i z bezpośrednim porównaniem wielkości przetwarzanej z wielkością odniesienia. W metodach pośrednich następuje najpierw przetworzenie wielkości wejściowej (napięcia lub prądu) na wielkość pomocniczą (czas lub częstotliwość), która jest następnie porównywana z wielkością odniesienia i kodowana cyfrowo. W przypadku metod bezpośrednich wielkość wejściowa jest porównywana najczęściej ze wzorcem napięcia odniesienia. Wśród metod porównania bezpośredniego można wskazać dodatkowo metody: metody kompensacyjne i porównania bezpośredniego.

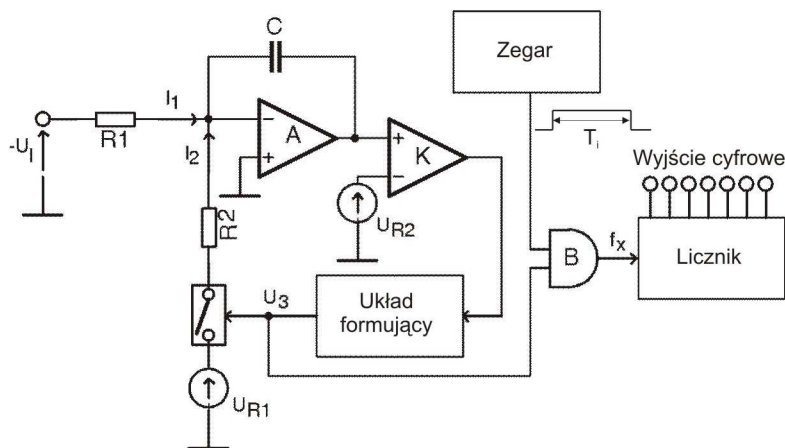
2.1 Przetworniki A/C przetwarzania pośredniego

Spośród przetworników przetwarzania pośredniego jedną z najważniejszych metod jest metoda równoważenia ładunków oraz metoda delta-sigma. W przetworniku A/C pracującym na zasadzie równoważenia ładunków impulsy ładunkowe są dostarczane do integratora z taką częstotliwością, aby równoważyć prąd związany z sygnałem wejściowym (innymi słowy wywołany sygnałem wejściowym). Napięcie U_1 jest całkowane w integratorze, którego napięcie wyjściowe jest porównywane na komparatorze K z napięciem odniesienia U_{R2} . W chwili zrównania obu napięć na wyjściu komparatora

pojawia się impuls, kształtowany następnie w układzie formującym. Układ ten generuje impuls o dokładnie stałej szerokości t_R , który powoduje następnie dostarczenie do

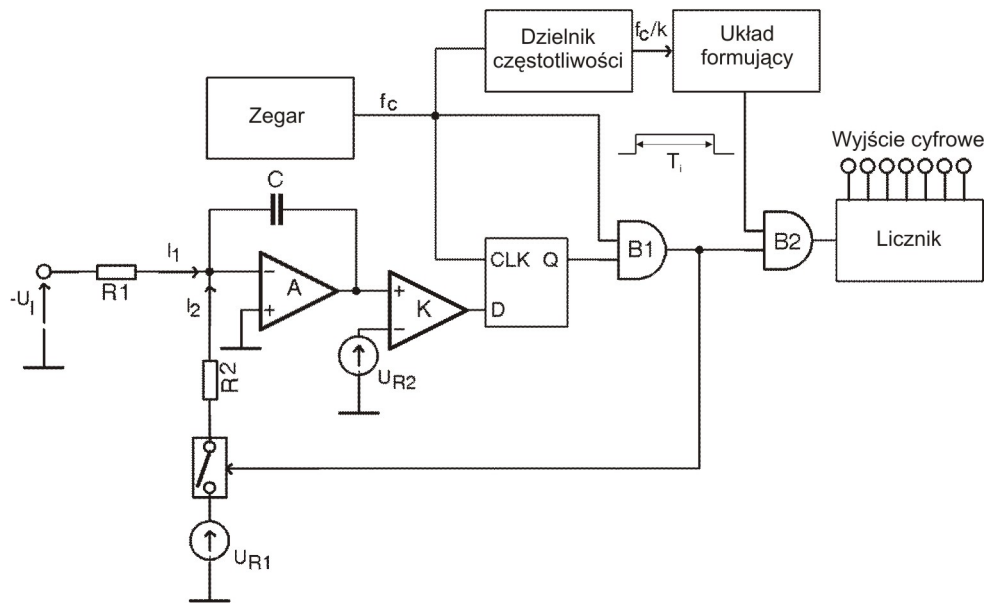
$$\frac{U_{R1} t_R}{R_2}$$

integratora impulsu ładunku. Po zakończeniu tego impulsu rozpoczyna się ponowne narastanie napięcia na wyjściu integratora i w konsekwencji po czasie t_x dochodzi do przekroczenia poziomu U_{R2} oraz kolejne dostarczenie ładunku do integratora o ustalonej wartości. W tym przypadku wiąże się to z przepływem prądu I_2 przez rezystor R_2 . Cyfrowe układy wyjściowe odwzorowują czas, jaki jest wymagany między kolejnymi impulsami dostarczonymi do integratora. Można wykazać, że wynik przetwarzania, który polega zliczaniu impulsów w okresie integracji T_i nie zależy ani od stabilności progu komparatora ani jakości kondensatora C a jedynie od stałości i dokładności zliczania impulsów w okresie całkowania T_i .



Rys.8.7. Przetwarzanie A/C metodą częstotliwościową z równoważeniem ładunku

Właściwości opisywanego powyżej przetwornika można istotnie poprawić synchronizując impulsy wyjściowe komparatora jak i czas trwania okresu T_i generatorem zegarowym tak jak ma to miejsce w układach przetworników delta-sigma. W rozwiązaniu tym impulsy ładunkowe doprowadzane do integratora oraz czas trwania T_i są synchronizowane impulsami generatora zegarowego o częstotliwości f_C . Do synchronizowania impulsów ładunkowych służy przerzutnik D oraz bramka logiczna B1.



Rys.8.8. Przetwornik A/C typu delta-sigma

Zgodnie ze schematem z rys.8.8 impuls na wyjściu bramki zsynchronizowany z impulsem zegarowym pojawia się tylko wówczas, gdy na wyjściu komparatora panuje wysoki stan logiczny. Przetwornik działa na zasadzie równoważenia ładunków doprowadzanych i odprowadzanych z integratora, co odpowiada prądom I_1 i I_2 przepływającym przez rezystory R_1 i R_2 (rys.8.8.). Dla uniezależnienia dokładności pomiaru od dokładności wyznaczenia czasów integracji stosuje się dodatkowe wyzwalania sygnałem zegarowym, który został dodatkowo podzielony w układzie dzielnika częstotliwości skonstruowanego w układzie z przerzutnikiem D-rys. 8.8. Warto zwrócić uwagę, że przetwarzanie typu sigma-delta nie jest w ścisłym tego słowa znaczeniu przetwarzaniem napięcia (prądu) wejściowego na częstotliwość, a na liczbę impulsów zliczanych w ustalonym czasie. Przetworniki sigma-delta zapewniają największe rozdzielczości przetwarzania, w stosunkowo długim czasie konwersji. Znane są konstrukcje przetworników A/C typu sigma delta pracujących z rozdzielczością nawet 24 bitów i czasem konwersji 2 kHz. Coraz powszechniejsze zastosowanie przetworników sigma-delta wiążą się w tym przypadku z postępem w technologii układów mikroelektronicznych i możliwościami integracji tego typu zespołów w układach typu ASIC.

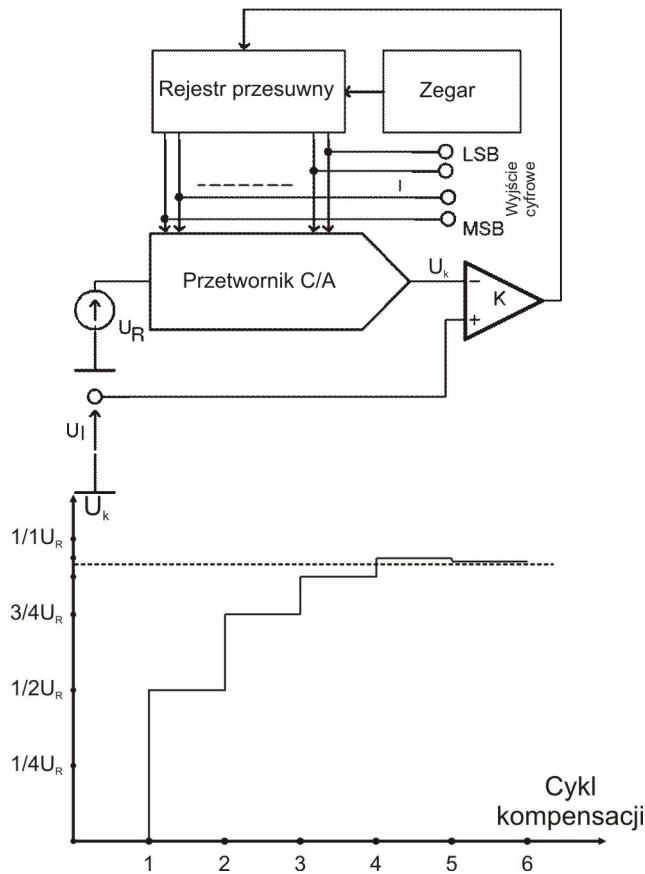
2.2 Przetworniki A/C bezpośredniego przetwarzania

2.2.1 Przetworniki A/C kompensacji wagowej

Przetwarzanie analogowo-cyfrowe metodą kompensacji polega na kompensowaniu napięcia przetwarzanego U_I za pomocą odpowiednio generowanego sygnału kompensującego U_k w taki sposób aby wartość różnicy ($U_I - U_k$) doprowadzić do zera (rys. 8.9). W praktyce napięcie to osiąga wartość determinowaną przez rozdzielczość przetwornika. We wszystkich tego typu przetwornikach A/C charakterystyczne jest istnienie pętli sprzężenia zwrotnego w postaci przetwornika C/A wytwarzającego napięcie kompensujące. Można wyróżnić dwie główne metody wytwarzania napięcia kompensującego. W przypadku metody wagowej kolejne przyrosty napięcia U_k odpowiadają wagom poszczególnych bitów kodu dwójkowego, przy kompensacji równomiernej przyrosty te są jednakowe i odpowiadają wadze najmniej znaczącego bitu.

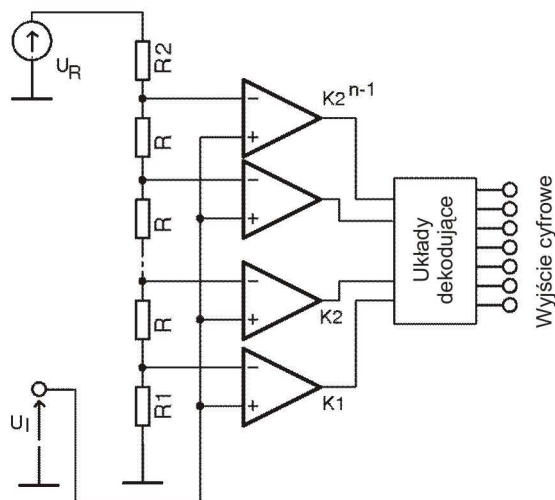
2.2.2 Przetworniki A/C bezpośredniego porównania

Najbardziej charakterystyczną cechą wyróżniającą przetworniki A/C z bezpośrednim działaniem jest ich duża szybkość przetwarzania. W przypadku układów z porównaniem równoległym zasada działania polega na jednoczesnym porównaniu napięcia mierzonego U_I ze wszystkimi $(2^n - 1)$ poziomami kwantowania i bezpośrednim zakodowaniu wyniku przetwarzania w postaci kodu słowa n -bitowego. W tym przypadku całe przetwarzanie jest prowadzone w jednym kroku i czas konwersji jest związany z czasem działania poszczególnych komparatorów i stosunkowo prostych układów logicznych. Wadą układów równoległych jest konieczność integracji w n bitowym przetworniku $2^n - 1$ komparatorów co powoduje znaczną rozbudowę układu. Z tego powodu rozdzielczość przetworników A/C z przetwarzaniem równoległym w większości przypadków jest mniejsza niż 10 bitów. Rezystory dzielnika R są tak dobrane, aby napięcia odniesienia różniły się o wartość odpowiadająca analogowemu równoważnikowi najmniej znaczącego bitu (1LSB).



Rys. 8.9. Przetwornik A/C z wagową kompensacją napięcia

Zasadniczą zaletą przetworników z przetwarzaniem równoległym natomiast jest ich ogromna szybkość próbkowania, która może sięgać w wielu przypadkach nawet setek megaherców. Układy tego typu można znaleźć np. w układach oscyloskopów cyfrowych i kamer wizyjnych.



Rys.8.10. Przetwornik A/C z bezpośrednim porównaniem równoległym

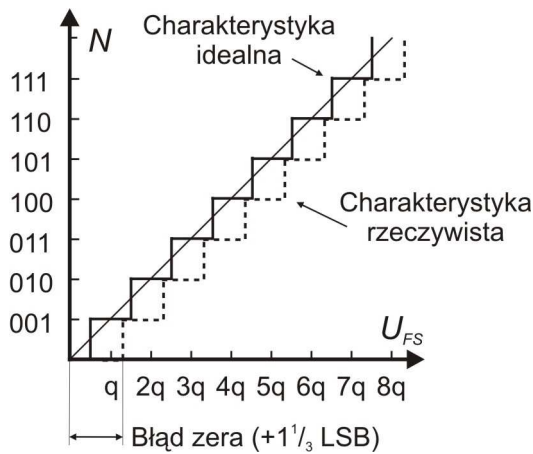
Podstawowe parametry przetworników C/A i A/C

Nazwa parametru	Definicja
Zakres przetwarzania	Zakres przetwarzania wyznaczają ekstremalne wartości napięcia (min. i max), jakie może wytworzyć przetwornik o nominalnej charakterystyce przetwarzania
Rozdzielczość przetwornika	Nominalna wartość napięcia przyporządkowanego najmniej znaczącemu bitowi (LSB) słowa sterującego . Inny sposób definiowania rozdzielczości polega na podaniu wartości 2-n, gdzie n jest liczbą bitów słowa sterującego (inaczej n- bitowy przetwornik). Dla przykładu rozdzielczość 12 bitowego przetwornika jest równa 12 bitom co odpowiada 1/4096 części pełnej skali. Warto zwrócić uwagę, że rozdzielczość nie decyduje o dokładności przetwornika. W wielu przypadkach dokładność może ograniczać rozdzielczość do tzw. rozdzielczości użytkowej

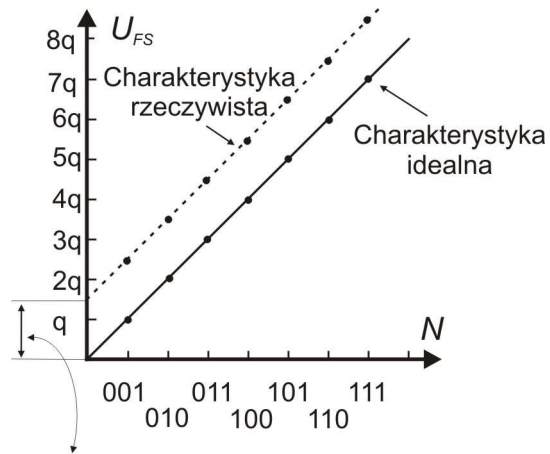
2.3 Błędy statyczne przetworników C/A i A/C

Można wskazać cztery podstawowe błędy przetwarzania przetworników C/A i A/C, które decydują o dokładności przetwarzania przetworników C/A i A/C. Błędami tymi są:

-Błędy przesunięcia zera, które są określane jako różnicę pomiędzy nominalnym a aktualnym położeniem punktu zerowego.

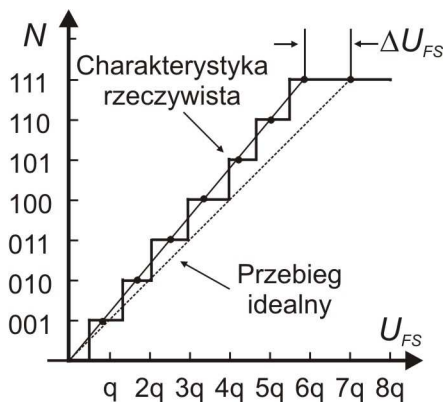


Rys.8.11. Błąd zera przetwornika A/C

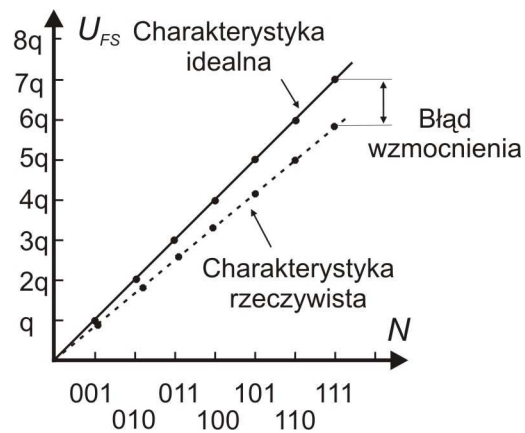


Rys.8.12. Błąd zera przetwornika C/A

-Błędy wzmocnienia są określane po skompensowaniu błędów zera. W przypadku przetworników A/C jest to różnica pomiędzy nominalną, maksymalną wartością sygnału wejściowego a środkową wartością w ostatnim kroku kwantowania. Błąd wzmocnienia dla przetwornika C/A jest określony jako różnica pomiędzy nominalnym i aktualnym położeniem punktów, które odpowiadają pełnemu zakresowi przetwarzania.

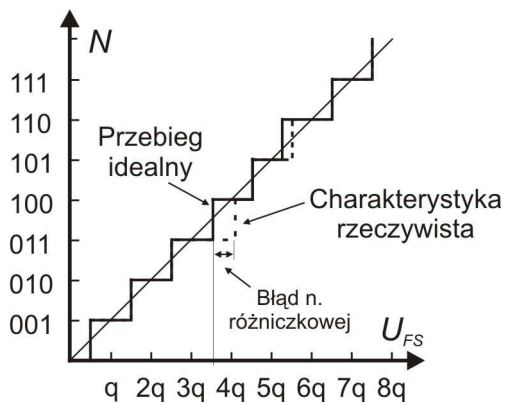


Rys.8.13. Błąd wzmocnienia przetwornika A/C

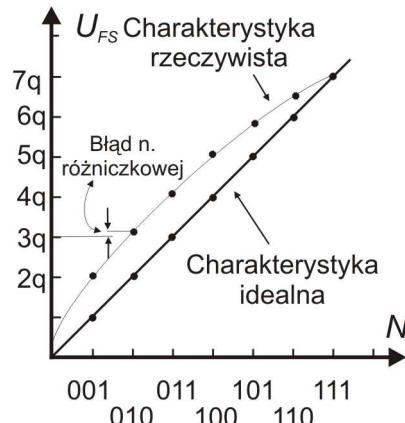


Rys.8.14. Błąd wzmocnienia przetwornika C/A

-Błędy nieliniowości różniczkowej- jest to różnica pomiędzy aktualną szerokością kroku kwantowania (w przypadku przetworników A/C) lub wysokością kroku kwantowania (w przypadku przetworników C/A) i teoretyczną wartością kroku LSB.

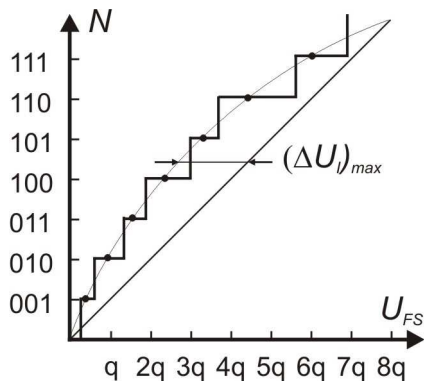


Rys.8.15. Błąd nieliniowości różniczkowej przetwornika A/C

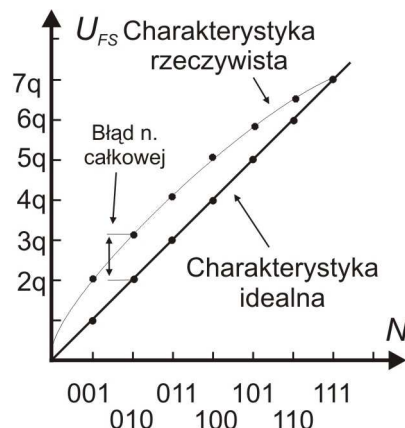


Rys.8.16. Błąd nieliniowości różniczkowej przetwornika C/A

-Błędy nieliniowości całkowitej są odchyleniami wartości odpowiadającej aktualnej charakterystyce przetwarzania od linii prostej związanej z przetwarzaniem idealnym. Istnieje kilka sposobów wyznaczania linii odniesienia-w podstawowym rozwiązaniu linia ta łączy punkt zerowy i pełnej skali (ang. FS), po skompensowaniu błędu zera i wzmocnienia. W przypadku przetwornika A/C powinny być mierzone w każdym kroku kwantowania.



Rys.8.17. Błąd nieliniowości całkowitej przetwornika A/C

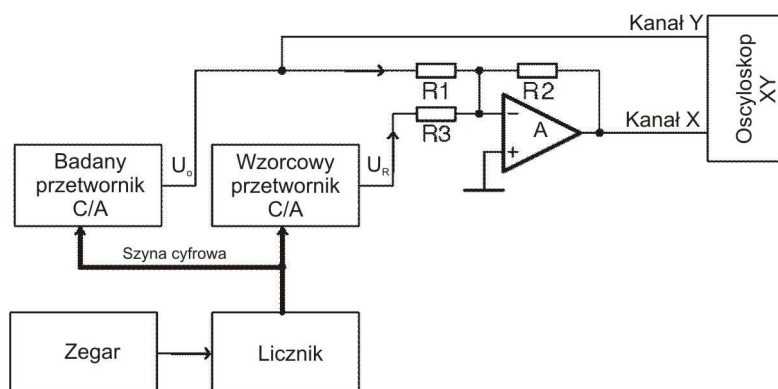


Rys.8.18. Błąd nieliniowości całkowitej przetwornika C/A

2.4 Badanie przetworników C/A

2.4.1 Pomiary statyczne

W pomiarach statycznych założeniem jest, aby wejściowy cyfrowy przetwornika pozostawał na wyjściu układu dużo dłużej aniżeli czas ustalania odpowiedzi przetwornika. Na rys. 8.19 przedstawiono układ do pomiaru właściwości statycznych przetworników C/A. W skład układu wchodzi badany i wzorcowy przetwornik C/A. Obydwa przetworniki są sterowane z jednego generatora zegarowego poprzez jeden licznik. Sygnały wyjściowe z przetworników cyfrowo analogowych podane są do układu różnicowego, którego wyjście podłączone jest do oscyloskopu cyfrowego. W układzie tym przetworniki mogą być sprawdzane przy poszczególnych nastawach (tzn. przy sterowaniu ręcznym) lub cyklicznie kiedy licznik zlicza impulsy zegarowe i zmienia nastawy przetwornika A/C. Różnica napięć wyjściowych przetwornika, proporcjonalna do błędu powstającego w przetworniku badanym, jest rejestrowana w jednym z kanałów oscyloskopu. Jeśli właściwości przetwornika testowanego są zbliżone do idealnych wykres obserwowany na oscyloskopie przyjmie postać poziomej linii prostej. Z nachylenia otrzymanego wykresu można wnioskować o błędzie wzmocnienia, a na podstawie odchylenia od linii prostej można wnioskować o błędach nieliniowości różniczkowej i całkowej.



Rys. 8.19. Badanie przetworników C/A metodą zliczania

2.4.2 Pomiary dynamiczne

Parametry dynamiczne charakteryzują szybkość działania przetwornika C/A. Do najważniejszych parametrów z tej grupy należą: czas ustalania sygnału wyjściowego w sytuacji gdy skokowo zmieniany jest stan linii sterujących przetwornik lub włączany (wyłączany) jest blok sygnału wartości odniesienia. W czasie ćwiczenia obserwowana

będzie odpowiedź przetwornika C/A gdy wszystkie linie słowa cyfrowego będą podłączone do wysokiego stanu logicznego ($N=255_{dec}$ lub $N=ff_{hex}$). Sygnał sterujący (taktujący) podłączony będzie natomiast do linii wyzwalającej przetwarzanie C/A. Za pomocą oscyloskopu cyfrowego możliwa będzie w ten sposób rejestracja czasu opadania i narostu sygnału wyjściowego.

2.5 Badanie przetwornika A/C

Przedmiotem pomiarów będzie obserwacja właściwości statycznych 3-bitowego przetwornika porównania bezpośredniego. W układzie tym zmieniając analogowy sygnał wejściowy obserwuje się cyfrowe wyjście przetwornika. Na tej podstawie możliwe jest określenie charakterystyki przetwarzania i wyznaczenie błędów przetwornika A/C. Makieta zawiera drabinkę rezystorów odniesienia połączonych z komparatorami napięcia.

3. Opis badanego układu (tzn. opis makiety)

3.1 Makieta przetwornika C/A

Makieta przetwornika C/A zawiera następujące zespoły:

- blok testowanego 8 bitowego przetwornika C/A DAC 8000, którego napięcie odniesienia jest wytwarzane za pomocą diody Zenera,
- blok wzorcowego przetwornika C/A DAC 8000, którego napięcie odniesienia jest wytwarzane za pomocą precyzyjnego źródła referencyjnego REF 10,
- układu liczników sterujących pracą wzorcowego i testowanego przetwornika C/A,
- zespołu wzmacniacza różnicowego wzmacniającego ($K_u=10$ V/V) różnicę sygnałów wyjściowych 096 testowanego i wzorcowego przetwornika C/A,
- bloku przetwornika C/A przeznaczonego do badania właściwości dynamicznych

4 Program ćwiczenia

4.1 Badanie odpowiedzi statycznej przetwornika C/A

4.1.1 Pomiary przetwornika C/A sterowanego ręcznie

1. Ustawić napięcia wyjściowe zasilacza +/-18 V (200 mA)
2. Podłączyć zasilania makiety
3. Podłączyć miernik Keithley 2400 do „Wyjścia pomiarowego” makiety
4. Ustawić zworę sterowania na „Sterowanie ręczne”
5. Ustawić dla kilku wartości słowa sterującego N (podanych przez prowadzącego) i zmierzyć sygnał wyjściowy przetwornika C/A

4.1.2 Pomiary przetwornika C/A metodą zliczania

1. Ustawić sygnał sterujący TTL z generatora o częstotliwości 1-5Hz (kontrola sygnału za pomocą oscyloskopu)
2. Podłączyć sygnał sterujący do makiety „Wejście sterujące”
3. Przełożyć zworę sterująca w pozycję „Sterowanie zewnętrzne”
4. Podłączyć do oscyloskopu linie „Wyjście różnicowe” i „Wyjście wzorcowe”
5. Przetoczyć oscyloskop w tryb pracy X-Y
6. Zaobserwować i zarejestrować charakterystykę „Wyjście różnicowe”-„Wyjście wzorcowe”
7. Podłączyć do oscyloskopu linie „Wyjście mierzone” i „Wyjście wzorcowe”
8. Zaobserwować i zarejestrować charakterystykę „Wyjście mierzone”-„Wyjście wzorcowe”

4.2 Badanie odpowiedzi dynamicznej przetwornika C/A

1. Ustawić sygnał taktujący TTL z generatora o częstotliwości 1 kHz (obserwacja sygnału za pomocą oscyloskopu)
2. Podłączyć sygnał taktujący do wejścia taktującego badanego przetwornika C/A
3. Podłączyć linie wyjściową przetwornika C/A do wejścia oscyloskopu
4. Zaobserwować odpowiedź przetwornika, wyznaczyć czasy narostu i opadania sygnału wyjściowego przetwornika

4.3 Badanie przetwornika A/C typu „flash”

1. Ustawić źródła Keithley 2400 do pracy w trybie źródła napięciowego z pomiarem napięć wyjściowych
2. Podłączyć źródło sygnałowe Keithley 2400 do wejścia „Napięcie wejściowe” makiety przetwornika A/C
3. Zmieniając napięcia wyjściowe źródła obserwować wyjścia cyfrowe przetwornika A/C (napięcie wejściowe musi być większe od zera i mniejsze od 4,5V)
4. Zarejestrować stan binarny wyjścia przetwornika A/C
5. Wyznaczyć charakterystykę przetwarzania „Wyjście cyfrowe”- „Sygnał wejściowy”
6. Pomiary przeprowadzić dla dwóch wartości rezystora włączanego w dzielnik sygnału odniesienia
7. Wyznaczyć błędy przetwarzania A/C

5 Spis aparatury

1. Oscyloskop cyfrowy
2. Generator sygnałowy
3. Źródło/multimetr Keithley 2400
4. Zasilacz stanowiska