



Politechnika Wroclawska

Laboratorium Podstaw Techniki Cyfrowej

Ćwiczenie 3

Liczniki synchroniczne

Zagadnienia do przygotowania

- Synteza automatów Moore'a i Mealy'ego
- Minimalizacja liczby stanów wewnętrznych
- Wiadomości na temat przerzutników synchronicznych D i JK
- Liczniki

Literatura

- [1] Wykład
- [2] Andrzej Skorupski, „Podstawy techniki cyfrowej” WKiŁ 2001

1. Zadania

Zaprojektować licznik synchroniczny zliczający takty zegarowe modulo n :

- licznik modulo 5 (zliczanie do 4)
- licznik modulo 6 (zliczanie do 5)
- licznik modulo 8 (zliczanie do 7)

Licznik należy wyposażyć w wejście sterujące realizujące jedną z funkcji:

funkcja	zmiana licznika przy „0”	zmiana licznika przy „1”
1	-1	+1
2	+1	+2
3	+2	-1
4	+1	+3
5	-2	+1
6	+1	-3

Licznik należy zaprojektować jako automat na przerzutnikach JK.

2. Realizacja ćwiczenia

2.1. Projekt

Projekt automatu rozpoczynamy od narysowania prawidłowego grafu przejść. Na grafie mają znaleźć się stany odpowiadające kolejnym zliczeniom. Ich liczba zależy od rodzaju licznika.

Kolejnym krokiem zapisanie tabeli przejść-wyjść i minimalizacja liczby stanów. Dobór kodowania stanów w liczniku jest z góry narzucony. W liczniku słowo stanu to binarnie zakodowana liczba zliczonych impulsów zegarowych.

W następnym kroku dokonujemy wyboru rodzaju przerzutników. Wtedy można utworzyć pomocnicze tabele w formie siatek Karnaugh z informacją o przejściach dla każdego bitu słowa stanu po czym można zaprojektować właściwe funkcje wzbudzeń dla przerzutników wybranego typu.

Liczniki nie posiadają układu kombinacyjnego realizującego funkcję wyjść. Na wyjściu licznika wyprowadzane jest bezpośrednio słowo stanu.

2.2. Zestawienie automatu na makiecie

Pierwszą czynnością jest przypisanie poszczególnym liniom magistrali COM określonych znaczeń. Sygnałami, z których będą korzystały niemal wszystkie części składowe automatu to:

- bit sterujący licznika i jego wartość zanegowana,
- bity słowa stanu licznika i ich wartości zanegowane,
- wartości funkcji wzbudzeń przerzutników, które mają **nietrywialną** wartość; przy projektowaniu automatów opartych na przerzutnikach JK często zdarza się, że niektóre z funkcji wzbudzeń powtarzają się (np. $J_0=K_0$), mają wartość stałą bądź równą prostej albo zanegowanej wartości x bądź któregoś z bitów słowa stanu – te pomijamy.

Na przykład, jeżeli J_0 ma taką samą postać jak K_2 oraz J_2 ma wartość trywialną (np. $J_2=\bar{q}_0$) można pominąć bity K_2 i J_2 i zrobić przypisanie znaczeń liniom magistrali

COM w sposób następujący:

linia	COM1	COM2	COM3	COM4	COM5	COM6	COM7	COM8	COM9	COM10	COM11	COM10
sygnał	x	\bar{x}	q0	$\bar{q0}$	q1	$\bar{q1}$	q2	$\bar{q2}$	J0=K2	K0	J1	K1
	wejście		bity słowa stanu					wzbudzenia				

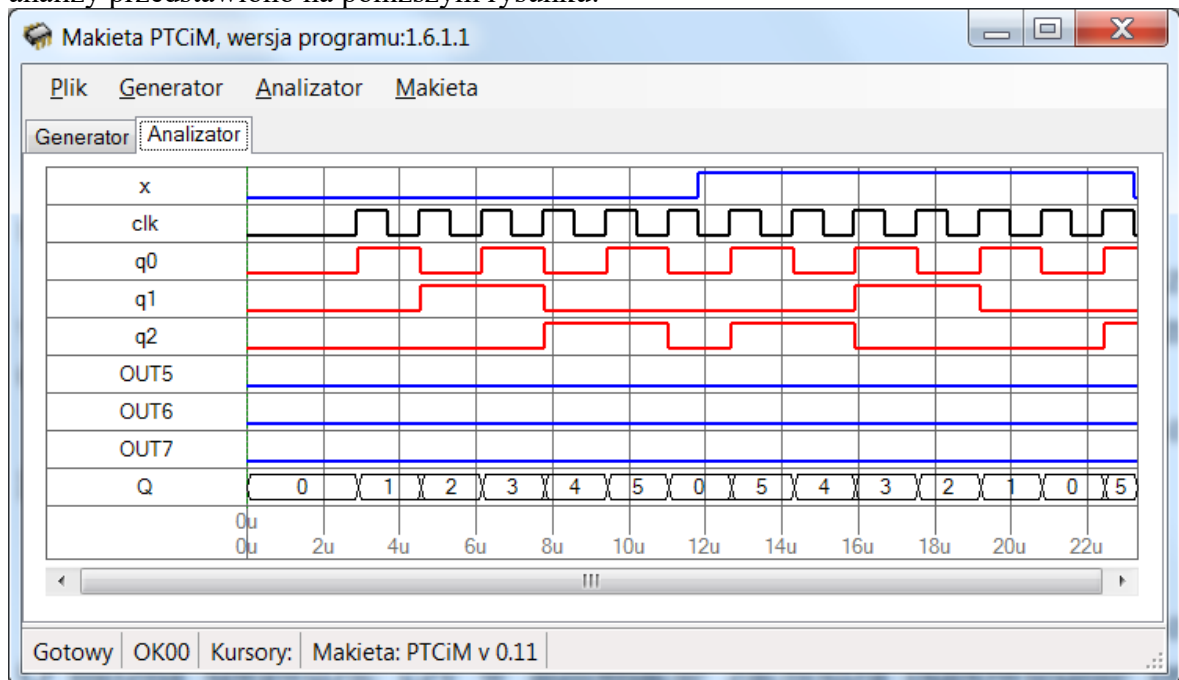
Następnie należy zestawić z bramek układy realizujące funkcje wzbudzeń i przetestować ich działanie podobnie jak to było robione w ćwiczeniach dotyczących układów kombinacyjnych. Aby to wykonać należy zaprogramować generator i jego wyjścia dołączyć do linii COM odpowiadających prostym wartościom x oraz q_n a wyjścia generatora po przepuszczeniu przez negatory do linii magistrali COM odpowiadającej ich zanegowanym wartościom.

Kolejnym krokiem jest zestawienie działającego licznika. Likwidujemy połączenia generatora stanów logicznych do magistrali COM. Wyjścia funkcji wzbudzeń dołączamy do wejść przerzutników a wyjścia przerzutników do linii magistrali COM odpowiadających bitom słowa stanu automatu.

Można teraz sprawdzić przejścia w automacie. Tworzymy odpowiednie przebiegi w generatorze stanów logicznych tak aby wygenerować:

- sygnał zegarowy
- sygnał sterujący rodzajem zliczania

Obserwując na analizatorze stanów logicznych te sygnały oraz wartość słowa stanu Q można sprawdzić czy w automacie zachodzą odpowiednie przejścia. Przykład takiej analizy przedstawiono na poniższym rysunku:



Rysunek 1. Test przejść w liczniku rewersyjnym modulo 6. Widoczne są sygnał sterujący zliczaniem x, zegarowy CLK, oraz wartości słowa stanu automatu q_n . Dzięki zgrupowaniu ich razem w grupę Q można obserwować wartości dziesiętne.

3. Realizacja ćwiczenia

Realizując każde z zadań należy wykonać następujące czynności:

<i>Nr</i>	<i>Czynność</i>	<i>Pkt.</i>	<i>Sprawozdanie</i>
1	Narysowanie grafu stanów licznika	2	tak
2	Minimalizacja liczby stanów wewnętrznych	1	tak
3	Sporządzenie tablic przejść-wyjść licznika	3	tak
4	Minimalizacja funkcji wzbudzeń	3	tak
5	Przypisanie znaczeń bitom magistrali COM	1	tak
6	Zestawienie i przetestowanie prawidłowości działania funkcji wzbudzeń na makiecie	4	do wglądu
7	Zestawienie licznika i przetestowanie prawidłowości zliczania	6	do wglądu

<i>Skala ocen</i>					
<i>Suma punktów</i>	19, 20	17, 18	14 - 16	12, 13	10, 11
<i>Ocena</i>	5	4,5	4	3,5	3